

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-070024

(43)Date of publication of application : 12.03.1996

(51)Int.Cl.

H01L 21/66

H01L 23/12

(21)Application number : 06-203980

(71)Applicant : FUJITSU LTD

(22)Date of filing : 29.08.1994

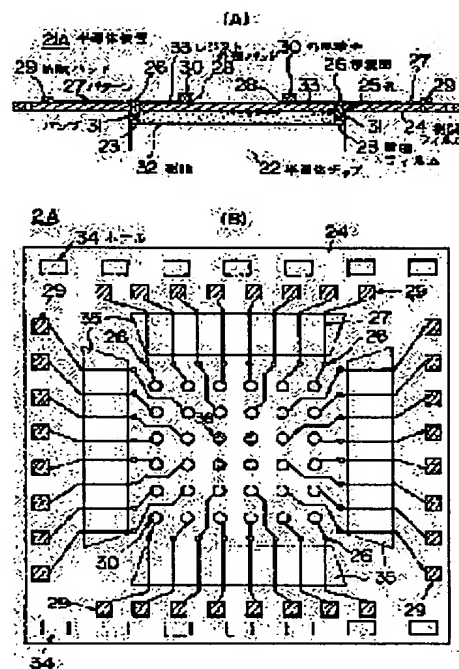
(72)Inventor : TAKENAKA MASAJI
YAMASHITA TATSURO

(54) SEMICONDUCTOR DEVICE AND ITS MANUFACTURE

(57)Abstract:

PURPOSE: To easily perform test and manufacture and to reduce cost for the semiconductor device of BGA structure and its manufacturing method.

CONSTITUTION: A connection part 26 which is electrically connected to an electrode pad 23 of a semiconductor chip 22 is formed on a resin film 24 and is connected to an external pad 28 and an external terminal 30 via a pattern 27 at the upper portion of a semiconductor from the connection part 26. Also, a test pad 29 which is connected via a pattern 27 extended from the connection part is formed at a test region outside the semiconductor chip of the resin film 24 and at the same time a hole 34 for mounting and feeding carriers is formed.



LEGAL STATUS

[Date of request for examination]

31.05.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-70024

(43) 公開日 平成8年(1996)3月12日

(51) Int. Cl.⁵

H 0 1 L 21/66

23/12

識別記号

庁内整理番号

E 7514-4M

F I

技術表示箇所

H 0 1 L 23/ 12

L

審査請求 未請求 請求項の数15 O L (全 8 頁)

(21) 出願番号 特願平6-203980

(22) 出願日 平成6年(1994)8月29日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 竹中 正司

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 山下 達郎

鹿児島県薩摩郡入来町副田5950番地 株式

会社九州富士通エレクトロニクス内

(74) 代理人 弁理士 伊東 忠彦

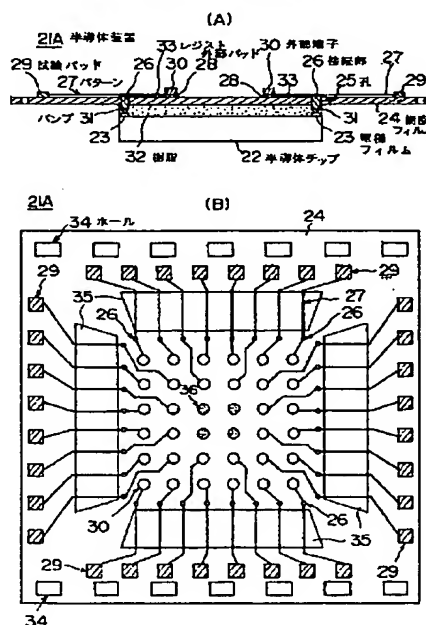
(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【目的】 本発明はBGA構造の半導体装置及び製造方法に関し、試験及び搬送の容易化を図り、コストの低減を図ることを目的とする。

【構成】 樹脂フィルム24に半導体チップ22の電極パッド23に電気的接続される接続部26が形成され、接続部26より半導体チップ上方でパターン27を介して外部パッド28及び外部端子30に接続される。また、樹脂フィルム24の半導体チップ外部の試験領域には接続部より延出するパターン27を介して接続する試験パッド29が形成されると共に、キャリア搭載又は搬送のためのホール34が形成される構成とする。

本発明の第1実施例の構成図



【特許請求の範囲】

【請求項 1】 所定数の電極パッドが形成された半導体チップと、
前記半導体チップ上に配置され、前記電極パッドと電気的接続が行われる所定数の接続部、及び前記接続部よりパターンを介して接続される外部端子が形成される接合基板と、
を有することを特徴とする半導体装置。

【請求項 2】 前記接合基板は、前記半導体チップの外側領域に、前記接続部よりパターンを介して接続される試験パッドがそれぞれ形成され、試験後に切断除去される試験領域が形成されることを特徴とする請求項 1 記載の半導体装置。

【請求項 3】 前記接合基板と前記半導体チップとの間で封止されることを特徴とする請求項 1 又は 2 記載の半導体装置。

【請求項 4】 前記半導体チップの少くとも側部周囲に保護枠が形成されることを特徴とする請求項 1 記載の半導体装置。

【請求項 5】 前記保護枠は、熱伝導性の放熱部材により形成されることを特徴とする請求項 4 記載の半導体装置。

【請求項 6】 前記接合基板は、スルーホールにより両面にパターンが形成されることを特徴とする請求項 1 記載の半導体装置。

【請求項 7】 前記半導体チップの電極パッドと前記接合基板の接続部との間にバンプが介在されることを特徴とする請求項 1 又は 6 記載の半導体装置。

【請求項 8】 前記半導体チップの電極パッドと、前記接合基板の接続部又は前記バンプとの間に接着性の導電性部材が介在されることを特徴とする請求項 1、6、又は 7 の何れか一項に記載の半導体装置。

【請求項 9】 前記半導体チップの電極パッドと前記接合基板の接続部又は前記バンプとの間に異方性導電部材が介在されることを特徴とする請求項 1、6、又は 7 の何れか一項に記載の半導体装置。

【請求項 10】 可撓性部材上に金属箔を形成し、後に接続を行う半導体チップの電極パッドに対応する孔を形成する工程と、

前記孔に金属部材を充填させて接続部を形成する工程と、

前記金属箔を所定処理により前記接続部より延出する所定のパターン、及び外部端子を形成して接合基板を形成する工程と、

前記半導体チップの電極パッドと前記接合基板の接続部とを電気的接続を行い、一体化してチップボンディングを行う工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 11】 前記接合基板の形成にあたり、前記可撓性部材が試験後に切断除去される前記半導体チップの

外部領域を有し、前記外部領域に試験を行うためのパッド、及び連設状態又はキャリア搭載で搬送を行うためのホールが所定数形成されることを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 12】 前記可撓性部材上に前記パターンを形成するにあたり、スルーホールを形成して両面に前記パターンを形成することを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 13】 前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとを熱圧着により接続することを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 14】 前記チップボンディングを行うにあたり、前記電極パッドと前記孔とを位置合わせした後に前記接続部を当該孔内に形成して電気的接続を行うことを特徴とする請求項 10 記載の半導体装置の製造方法。

【請求項 15】 前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとの間に、バンプを介在させて圧着し、又は前記接続部又は前記バンプに熱硬化性の導電性部材を形成して電気的接続を行うことを特徴とする請求項 10 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、BGA (Ball Grid Array) 構造の半導体装置及びその製造方法に関する。

【0002】近年、半導体装置の高密度化、小型軽量化が進むに伴い、低コストかつ実装効率、軽量化により QFP (Quad Flat Package) に代わり、マイクロ (μ) BGA や CSP (Chip Size Package) が開発されてきている。このような μBGA や CSP の半導体装置においては、その小形状から搬送や信頼性試験を容易かつ低コストで行なわれることが望まれている。

【0003】

【従来の技術】図 10 に、従来の μBGA パッケージの半導体装置の断面図を示す。図 10 (A) は断面図、図 10 (B) は平面図である。

【0004】図 10 (A)、(B) に示す半導体装置 11 は、半導体チップ 12 上にはパッド 13 が所定数形成されており、半導体チップ 12 のパッド 13 以外の部分に弾力性のある接着剤 14 が形成されている。また、半導体チップ 12 の周囲側面には接着剤 15 a により保護又は放熱のための金属等の枠部 16 が取り付けられ、枠部 16 上にも接着剤 15 b が形成されている。

【0005】一方、ポリイミド (PI) 等の樹脂フィルム 17 上には銅箔のパターン 18 が取着されており、パターン 18 は外部パッド 18 a とそれより延出されるリード 18 b により構成される。また、樹脂フィルム 17 には外部パッド 18 に対応する部分に孔 19 が形成され

ており、孔19内に外部パッド18aと接触する金又ははんだのボール電極20が形成される。例えば、ボール電極20のピッチは0.5mmに配列される。

【0006】この樹脂フィルム17が上述の接着剤14、15b上に取着される。そして、パターン18から延出されるリード18bと半導体チップ12のパッド13とが融着等により接続されてリード18bの余り部分が切断され、この部分がエポキシ等の樹脂15cにより封止される。このように、半導体装置11は、チップサイズに近い大きさでボール電極20を備えるμBGA

【0007】

【発明が解決しようとする課題】しかし、上述のμBGAパッケージの半導体装置11は、その小型形状に起因して信頼性試験や搬送のためのソケット等の治具が確立されておらず、搬送が困難であると共に、試験時にプローブ等のボール電極20への突き当て等の位置決めが困難である。

【0008】従って、試験等を行うためのソケットや位置決め機構等が必要となってコスト高になるという問題がある。

【0009】そこで、本発明は上記課題に鑑みなされたもので、試験及び搬送の容易化を図り、コストの低減を図る半導体装置及びその製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】上記課題を解決するために、請求項1では、所定数の電極パッドが形成された半導体チップと、前記半導体チップ上に配置され、前記電極パッドと電気的接続が行われる所定数の接続部、及び前記接続部よりパターンを介して接続される外部端子が形成される接合基板と、を有して半導体装置を構成する。

【0011】請求項2では、請求項1において、前記接合基板は、前記半導体チップの外側領域に、前記接続部よりパターンを介して接続される試験パッドがそれぞれ形成され、試験後に切断除去される試験領域が形成される。

【0012】請求項3では、請求項1又は2において、前記接合基板と前記半導体チップとの間で封止される。

【0013】請求項4では、請求項1において、前記半導体チップの少くとも側部周囲に保護枠が形成される。

【0014】請求項5では、請求項4において、前記保護枠は、熱伝導性の放熱部材により形成される。

【0015】請求項6では、請求項1において、前記接合基板は、スルーホールにより両面にパターンが形成される。

【0016】請求項7では、請求項1又は6において、前記半導体チップの電極パッドと前記接合基板の接続部との間にバンプが介在される。

【0017】請求項8では、請求項1、6又は7において、前記半導体チップの電極パッドと、前記接合基板の接続部又は前記バンプとの間に接着性の導電性部材が介在される。

【0018】請求項9では、請求項1、6又は7において、前記半導体チップの電極パッドと前記接合基板の接続部又は前記バンプとの間に異方性導電部材が介在される。

【0019】請求項10では、可撓性部材上に金属箔を形成し、後に接続を行う半導体チップの電極パッドに対応する孔を形成する工程と、前記孔に金属部材を充填させて接続部を形成する工程と、前記金属箔を所定処理により前記接続部より延出する所定のパターン、及び外部端子を形成して接合基板を形成する工程と、前記半導体チップの電極パッドと前記接合基板の接続部とを電気的接続を行い、一体化してチップボンディングを行う工程と、を含んで半導体装置の製造方法を構成する。

【0020】請求項11では、請求項10において、前記接合基板の形成にあたり、前記可撓性部材が試験後に切断除去される前記半導体チップの外部領域を有し、前記外部領域に試験を行うためのパッド、及び連設状態又はキャリア搭載で搬送を行うためのホールが所定数形成される。

【0021】請求項12では、請求項10において、前記可撓性部材上に前記パターンを形成するにあたり、スルーホールを形成して両面に前記パターンを形成する。

【0022】請求項13では、請求項10において、前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとを熱圧着により接続する。

【0023】請求項14では、請求項10において、前記チップボンディングを行うにあたり、前記電極パッドと前記孔とを位置合わせした後に前記接続部を当該孔内に形成して電気的接続を行う。

【0024】請求項15では、請求項10において、前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとの間に、バンプを介在させて圧着し、又は前記接続部又は前記バンプに熱硬化性の導電性部材を形成して電気的接続を行う。

【0025】

【作用】上述のように請求項1～3の発明では、半導体チップ上に接続部、外部端子、また外側の試験領域に試験パッド及びホールを形成し、適宜接合部材と半導体チップとの間で封止する。これにより、チップサイズのパッケージが形成され、試験領域での試験及び搬送の容易化が図られ、低コストを図ることが可能となる。

【0026】請求項4及び5の発明では、半導体チップの少くとも側部周囲に放熱性の保護枠を形成する。これにより、半導体チップの保護及び発熱による放熱を図ることが可能となる。

【0027】請求項6の発明では、接合基板にスルーホ

ールを形成して両面にパターン形成する。これにより、パターン引き廻しが可能となって電氣的接続の向上を図ることが可能となる。

【0028】請求項7~9の発明では、接続部と電極パッドとの間にバンブ、接着性の導電性部材、又は異方性導電部材を介在させる。これにより、接続部と電極パッドとの電氣的接続の確実性を図ることが可能となる。

【0029】請求項10の発明では、接合基板を構成する可撓性部材上に金属箔を形成した後に孔を形成して該孔に接続部を形成し、所定処理によりパターン、外部端子を形成し、接続部と電極パッドの電氣的接続を行ってチップボンディングする。これにより、低コストで試験性、搬送性の良好な半導体装置を製造することが可能となる。

【0030】請求項11の発明では、可撓性部材上の外部領域に試験パッド及びホールを形成し、試験後に切断除去する。これにより、容易に試験及び搬送を行うことが可能となる。

【0031】請求項12の発明では、可撓性部材にスルーホールを形成して両面にパターンを形成する。これにより、パターンの引き廻しを容易とし、電氣的特性を向上させることが可能となる。

【0032】請求項13~15の発明では、接続部と電極パッドとの接続を熱圧着し、又は形成した孔と電極パッドの位置合わせた後に接続部を孔内に形成し、又は接続部へのバンブ、熱硬化性の導電性部材を形成する。これにより、接続部と電極パッドとの電氣的接続の確実性を図ることが可能となる。

【0033】

【実施例】図1に、本発明の第1実施例の構成図を示す。図1(A)は断面図、図1(B)は平面図である。

【0034】図1(A)、(B)に示す半導体装置21は、半導体チップ22上には所定数の電極パッド23が形成されている。

【0035】一方、半導体チップ22より大にPI等で形成された接合基板としての可撓性部材の樹脂フィルム24には、半導体チップ22の電極パッド23に対応して孔25が形成されて、この孔25内に、例えばめっきにより金属導電部材が充填された接続部26が設けられる。

【0036】これにより、従来のように半導体チップ(12)と銅箔パターン(18)のリード(18b)を接合する際にリード(18b)を切断することがなく、半導体チップ22に対して外側に延出している試験、搬送に必要な領域を電氣的に保持した状態で当該半導体チップ22とパターン27の接続を行うことができる。

【0037】樹脂フィルム24の一方面には、接続部(金属導電部材)26を接続点とするパターン27が例えば銅箔で形成されて貼着されている。パターン27

は、接続部26より半導体チップ22の領域内側に延出

されて外部パッド28にそれぞれ接続されると共に、外側に延出されて試験パッド29にそれぞれ接続される。外部パッド28上には金又ははんだにより外部端子30が形成される。

【0038】また、接続部26のパターン形成反対側面にははんだ等のバンブ31がそれぞれ形成される。

【0039】そして、半導体チップ22の電極パッド23上に樹脂フィルム24の上記バンブ31を当接させて重ね合わせ、熱硬化性の樹脂32により固着されたものである。また、接続部26から外部パッド28に延出されたパターン27上には保護のためのレジスト33が形成されている。

【0040】なお、樹脂フィルム24における対向する二辺に後述するキャリア設置用又はリール状搬送用のホール34が形成されていると共に、接続部26の外側周辺に切断用ホール35がそれぞれ形成されている。

【0041】また、樹脂フィルム24に形成された所定数の外部端子30の内側中央部分に疑似外部端子36が例えば放熱用として形成される。

【0042】ここで、図2に、図1の製造説明図を示す。図2において、樹脂フィルム24となるポリイミド(PI)フィルムの全面に銅箔が形成され(ステップ(S)1)、半導体チップ22の電極パッド23の対応する位置にエッチングにより孔25が形成される(S2)。この孔25にそれぞれめっきにより銅、ニッケル、金等の金属部材を堆積させて接続部26を形成する(S3)。

【0043】続いて、PIフィルム24に形成された銅箔をエッチングによりパターン27を形成すると共に、外部パッド28及び試験パッド29を形成する(S4)。この外部パッド28上に金又ははんだにより外部端子30が形成されると共に、接続部26のパターン形成反対側にバンブ31が形成される(S5)。

【0044】また、半導体チップ22上に形成されたパターン27(接続部26を含む)にレジスト33が塗布される(S6)。

【0045】そして、樹脂フィルム24を半導体チップ22に、バンブ31と電極パッド23とを当接させて樹脂32によりチップボンディングが行われて半導体装置21が形成されるものである(S7)。

【0046】そこで、図3に、図1の半導体装置のキャリアへのセット時の平面図を示す。図3において、キャリア41は、半導体装置21を内包する凹形状のベース部42に、当該半導体装置21を押さえる押え部材である押さえ爪43が所定数設けられると共に、樹脂フィルム24に形成されたホール34に嵌合する突起部44が所定位置に適宜配設されて形成される。

【0047】なお、ベース部42の側部の所定位置にはキャリア位置決めのための切欠部45が所定数形成される。

【0048】すなわち、ベース部42内に、半導体装置21が、突起部44と対応するホール34とを嵌合させてセットし、押さえ爪43により樹脂フィルム24を押さえつけて固定される。この状態で、搬送され、信頼性試験時にキャリア41の切欠部45で位置決めされる。

【0049】このように、キャリア41により搬送の取り扱いが容易となり、また試験時にキャリア41を位置決めし、かつ樹脂フィルム24の外周側に試験パッド29が形成されて、容易にブローピングすることができ、信頼性試験を行うことができる。このことは、搬送、試験を行うための機構等を必要としないことから、ひいてはコスト低減を図ることができるものである。

【0050】また、キャリア41を使用せずに搬送する場合に、半導体装置21、を連設状態のリール状とし、又、ホール34により容易に搬送することができるものである。

【0051】続いて、図4に、試験後の半導体装置の断面図を示す。図4(A)において、図3に示す状態で信頼性試験が終了すると、樹脂フィルム24の切断用ホール35より接続部26の外側から切断して試験パッド29等を除去することで、CSPパッケージの半導体装置21、が構成される。

【0052】そして、図4(B)に示すように、半導体チップ22の少くとも側面周囲(背面をも含めてもよい)に例えば放熱性の良好なアルミニウム等の保護枠46が設けられる。この保護枠46は半導体チップ22等を保護すると共に、放熱性を向上させることができるものである。

【0053】なお、図4では、試験パッド29等を切断除去した後に保護枠46を設ける場合を説明したが、保護枠46を設けた後に試験パッド29等を切断除去してもよい。

【0054】次に、図5に、本発明の第2実施例の構成図を示す。図5(A)は断面図、図5(B)は部分拡大図である。図5(A)、(B)に示す半導体装置21、は、第1実施例の樹脂32に代えて、樹脂フィルム24と半導体チップ22との間に異方性導電部材である異方性導電シート51を介在させたものである。

【0055】この異方性導電シート51は、例えばフィルム状の樹脂中に導電性粒子(Au、Ag、Ni、ソルダ等)を分散させたもので、図5(B)中矢印方向に押圧することで圧縮された部分で導電状態となり、パンプ31(接続部26)と半導体チップ22の電極パッド23との電気的接続を行うものである。

【0056】これによれば、低コストで確実に電気的接続を行うことができるものである。

【0057】次に、図6に、本発明の第3実施例の部分断面図を示す。図6(A)に示す半導体装置21、は、接続部26に形成したパンプ31を省略し、接続部26

と半導体チップ22の電極パッド23とを直接接着させたものである。

【0058】すなわち、図6(B)に示すように、接続部26と電極パッド23とを当接させ、ウェッジツール52により超音波熱圧着してシングルボンディングしたものである。

【0059】これによれば、上述のようにパンプ31の形成が省かれて工程削減、低コスト化を図ることができる。

【0060】なお、樹脂フィルム24と半導体チップ22との間には適宜樹脂(図1参照)で封止される。

【0061】次に、図7に、本発明の第4実施例の部分断面図を示す。図7(A)に示す半導体装置21、は、第3実施例における樹脂フィルム24にスルーホール53を形成し、当該樹脂フィルム24の半導体チップ22側の面にパターン27aを形成したものである。

【0062】この場合のチップボンディングは、図6(B)と同様にウェッジツールにより接続部26と電極パッド23とを超音波熱圧着により行われる。

【0063】これによれば、樹脂フィルム24上におけるパターン(リード)の引き回しが容易になると共に、片面を電源やグラウンド層とすることができ、耐ノイズの電気的特性を向上させることができるものである。

【0064】次に、図8に、本発明の第5実施例の部分断面図を示す。図8(A)、(B)に示す半導体装置21、は、第1実施例の製造方法における他の製造方法を示したものである。

【0065】図8(A)に示すように、樹脂フィルム24に孔25、パターン27、外部パッド28、外部端子30を形成した後、当該孔25と半導体チップ22の電極パッド23とを位置合わせする。そして、図8(B)に示すように孔25内に上記銅等の金属を埋設して接続部26を形成したものである。

【0066】これによれば、パンプ31の形成を省略することができると共に、接続部26と電極パッド23との電気的接続を確実にすることができる。

【0067】次に、図9に、本発明の第6実施例の部分断面図を示す。図9(A)、(B)に示す半導体装置21、は、接続部26と半導体チップ22の電極パッド23との電気的接続を熱硬化性の導電性部材である導電性ペースト54を使用して行う場合を示している。

【0068】すなわち、図9(A)に示すように、接続部26に形成されたパンプ31の表面に導電性ペースト54を塗布し、図9(B)に示すようにパンプ31と電極パッド23とを位置合わせした後に加熱して導電性ペースト54を熱硬化させる。

【0069】これによれば、接続部26(パンプ31)と電極パッド23との電気的接続を確実にすることができるものである。

【0070】

【発明の効果】以上のように請求項 1～3 の発明によれば、半導体チップ上に接続部、外部端子、また外側の試験領域に試験パッド及びホールを形成し、適宜接合部材と半導体チップとの間で封止することにより、チップサイズのパッケージが形成され、試験領域での試験及び搬送の容易化が図られ、低コストを図ることができる。

【0071】請求項 4 及び 5 の発明によれば、半導体チップの少くとも側部周囲に放熱性の保護枠を形成することにより、半導体チップの保護及び発熱による放熱を図ることができる。

【0072】請求項 6 の発明によれば、接合基板にスルーホールを形成して両面にパターン形成することにより、パターン引き廻しが可能となって電気的特性の向上を図ることができる。

【0073】請求項 7～9 の発明によれば、接続部と電極パッドとの間にバンブ、接着性の導電性部材、又は異方性導電部材を介在させることにより、接続部と電極パッドとの電気的接続の確実性を図ることができる。

【0074】請求項 10 の発明によれば、接合基板を構成する可撓性部材上に金属箔を形成した後に孔を形成して該孔に接続部を形成し、所定処理によりパターン、外部端子を形成し、接続部と電極パッドの電気的接続を行ってチップボンディングすることにより、低コストで試験性、搬送性の良好な半導体装置を製造することができる。

【0075】請求項 11 の発明によれば、可撓性部材上の外部領域に試験パッド及びホールを形成し、試験後に切断除去することにより、容易に試験及び搬送を行うことができる。

【0076】請求項 12 の発明によれば、可撓性部材にスルーホールを形成して両面にパターンを形成することにより、パターンの引き廻しを容易とし、電気的特性を向上させることができる。

【0077】請求項 13～15 の発明によれば、接続部と電極パッドとの接続を熱圧着し、又は形成した孔と電極パッドの位置合わせた後に接続部を孔内に形成し、又は接続部へのバンブ、熱硬化性の導電性部材を形成することにより、接続部と電極パッドとの電気的接続の確実

性を図ることができる。

【図面の簡単な説明】

【図 1】本発明の第 1 実施例の構成図である。

【図 2】図 1 の製造説明図である。

【図 3】図 1 の半導体装置のキャリアへのセット時の平面図である。

【図 4】試験後の半導体装置の断面図である。

【図 5】本発明の第 2 実施例の構成図である。

【図 6】本発明の第 3 実施例の構成図である。

【図 7】本発明の第 4 実施例の構成図である。

【図 8】本発明の第 5 実施例の構成図である。

【図 9】本発明の第 6 実施例の構成図である。

【図 10】従来の μ BGA パッケージの半導体装置の断面図である。

【符号の説明】

21、～21r 半導体装置

22 半導体チップ

23 電極パッド

24 樹脂フィルム

25 孔

26 接続部

27、27a パターン

28 外部パッド

29 試験パッド

30 外部端子

31 バンブ

32 樹脂

33 レジスト

34 ホール

41 キャリア

42 ベース部

43 押さえ爪

44 突起部

46 保護枠

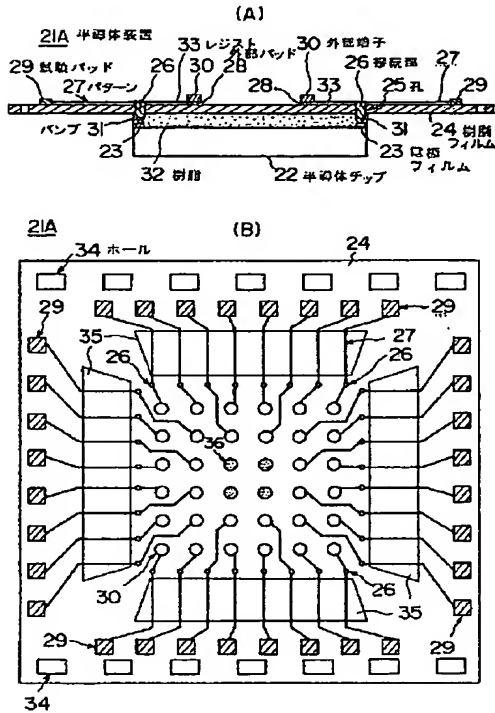
51 異方性導電シート

53 スルーホール

54 導電性ペースト

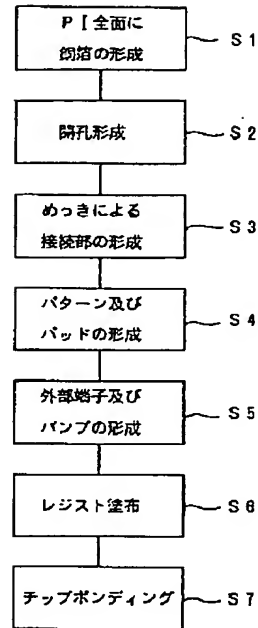
【図1】

本発明の第1実施例の構成図



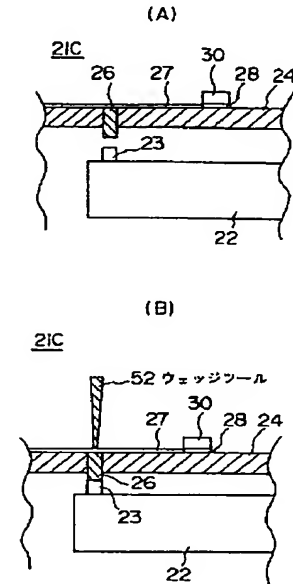
【図2】

図1の製造説明図



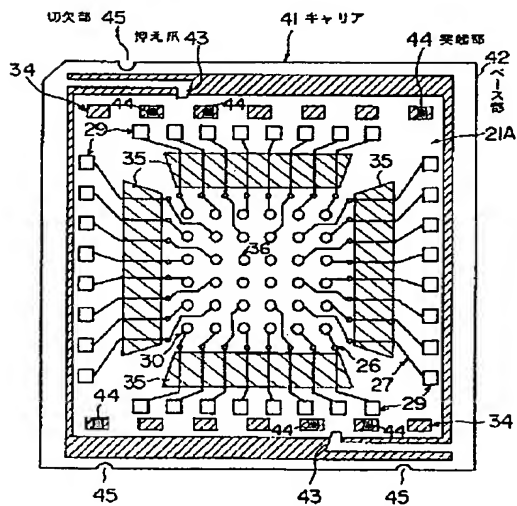
【図6】

本発明の第3実施例の部分断面図



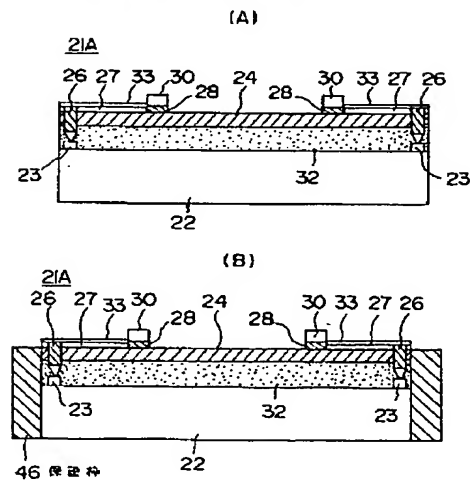
【図3】

図1の半導体装置のキャリアへのセット時の平面図



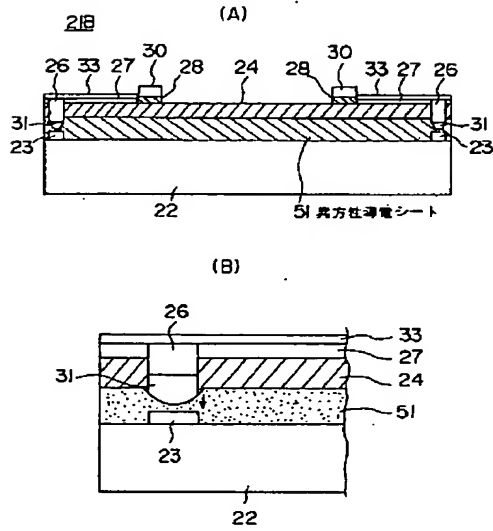
【図4】

試験後の半導体装置の断面図



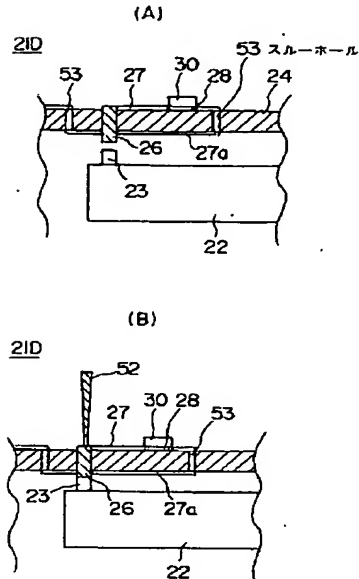
【図5】

本発明の第2実施例の構成図



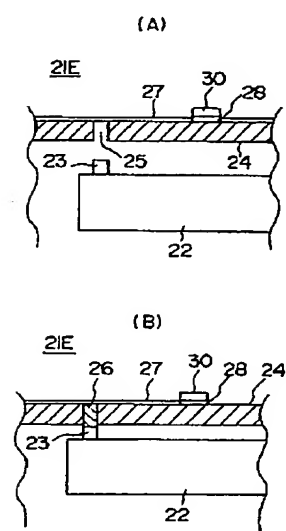
【図7】

本発明の第4実施例の部分断面図



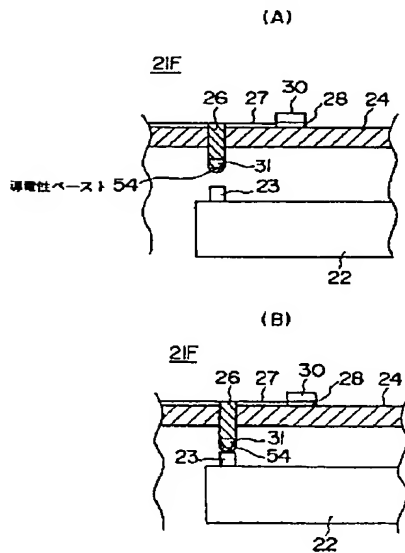
【図8】

本発明の第5実施例の部分断面図



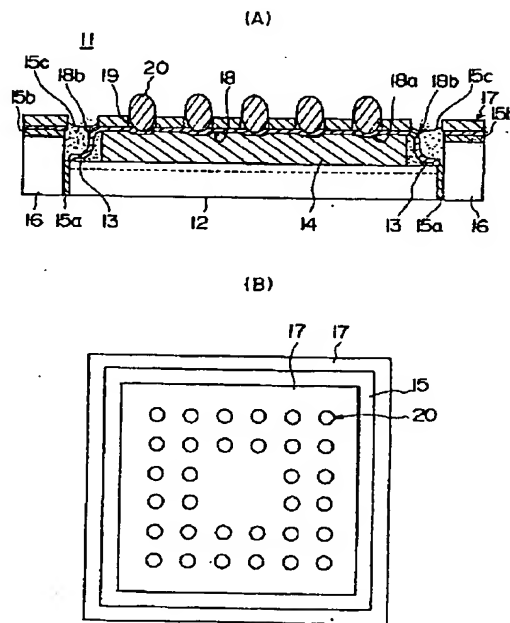
【図9】

本発明の第6実施例の部分断面図



【図10】

従来のμBGAパッケージの半導体装置の断面図



【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 13 年 12 月 14 日 (2001. 12. 14)

【公開番号】特開平 8-70024
 【公開日】平成 8 年 3 月 12 日 (1996. 3. 12)
 【年通号数】公開特許公報 8-701
 【出願番号】特願平 6-203980
 【国際特許分類第 7 版】

H01L 21/66
 23/12

【F I】

H01L 21/66 E
 23/12 L

【手続補正書】

【提出日】平成 13 年 5 月 31 日 (2001. 5. 31)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】 所定数の電極パッドが形成された半導体チップと、

前記半導体チップ上に配置され、前記電極パッドと電気的接続が行われる所定数の接続部、及び前記接続部よりパターンを介して接続される外部端子が形成される接合基板とを有し、

前記接合基板は、前記半導体チップの外側領域に、前記接続部よりパターンを介して接続される試験パッドがそれぞれ形成され、試験後に切断除去される試験領域が形成されることを特徴とする半導体装置。

【請求項 2】 複数の電極パッドが形成された半導体チップと、

前記半導体チップ上に絶縁物を介して設けられ、前記電極パッドに対応した位置に孔が設けられた可撓性部材と、

前記可撓性部材上に設けられ、一端が外部端子に接続された金属箔パターンと、

前記可撓性部材の孔の内部に充填され、前記電極パッドと接続されるとともに前記金属箔パターンと電気的に接続された金属導電部材と、

を有することを特徴とする半導体装置。

【請求項 3】 前記電極パッドと前記金属導電部材とを異方導電性部材により接続することを特徴とする請求項 2 記載の半導体装置。

【請求項 4】 前記電極パッドと前記金属導電部材との接続を前記可撓性部材の孔を介して超音波熱圧着ボンデ

ィングにより行われることを特徴とする請求項 2 記載の半導体装置。

【請求項 5】 可撓性部材上に金属箔を形成し、後に接続を行う半導体チップの電極パッドに対応する孔を形成する工程と、

前記孔に金属部材を充填させて接続部を形成する工程と、

前記金属箔を所定処理により前記接続部より延出する所定のパターン、及び外部端子を形成して接合基板を形成する工程と、

前記半導体チップの電極パッドと前記接合基板の接続部とを電気的接続を行い、一体化してチップボンディングを行う工程と、

を含むことを特徴とする半導体装置の製造方法。

【請求項 6】 前記接合基板の形成にあたり、前記可撓性部材が試験後に切断除去される前記半導体チップの外側領域を有し、前記外部領域に試験を行うためのパッド、及び連設状態又はキャリア搭載で搬送を行うためのホールが所定数形成されることを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 7】 前記可撓性部材上に前記パターンを形成するにあたり、スルーホールを形成して両面に前記パターンを形成することを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 8】 前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとを熱圧着により接続することを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 9】 前記チップボンディングを行うにあたり、前記電極パッドと前記孔とを位置合わせした後前記接続部を当該孔内に形成して電気的接続を行うことを特徴とする請求項 5 記載の半導体装置の製造方法。

【請求項 10】 前記チップボンディングを行うにあたり、前記接続部と前記電極パッドとの間に、バンプを介

在させて圧着し、又は前記接続部又は前記バンプに熱硬化性の導電性部材を形成して電氣的接続を行うことを特

徴とする請求項 5 記載の半導体装置の製造方法。